

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-196943

(43)Date of publication of application : 14.07.2000

(51)Int.Cl.

H04N 5/232

(21)Application number : 10-374604

(71)Applicant : CANON INC

(22)Date of filing : 28.12.1998

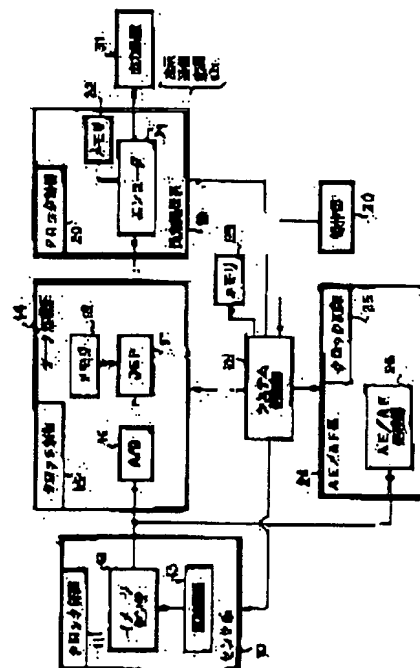
(72)Inventor : ENDO TOSHIRO

(54) SOLID-STATE IMAGE PICKUP DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce power consumption by changing the operation clock frequency of a processing system, which is not required for operation of an image pickup device including plural processing systems, by a clock controlling instruction to set a low clock frequency.

SOLUTION: The operation clock frequency of the processing system, which is not required for operation of the image pickup device including the plural processing systems, is changed by the clock controlling instruction go as to set the low clock frequency. In this device, an operation mode is identified by a signal from the operation part 30, and a system control part 28 including a memory 29 supplies a control signal to the clock control part of each processing system and executes processing for deciding the timing of changing the control signal. In this case, according to the clock control signal from the part 28, various kinds of clock signals from a 100% clock generator, a 50% clock generator and a 25% clock generator, e.g. are selected by a selecting switch and outputted to the input clock terminal of each processing system.



LEGAL STATUS

[Date of request for examination] 12.03.2001

[Date of sending the examiner's decision of rejection] 02.10.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-196943

(P2000-196943A)

(43) 公開日 平成12年7月14日 (2000.7.14)

(51) IntCl.

H04N 5/232

識別記号

FI

H04N 5/232

キーワード (参考)

Z 5C022

審査請求 未請求 請求項の数 6 O L (全 6 頁)

(21) 出願番号 特願平10-374804

(22) 出願日 平成10年12月28日 (1998.12.28)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 渡藤 敏朗

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(74) 代理人 100065385

弁理士 山下 義平

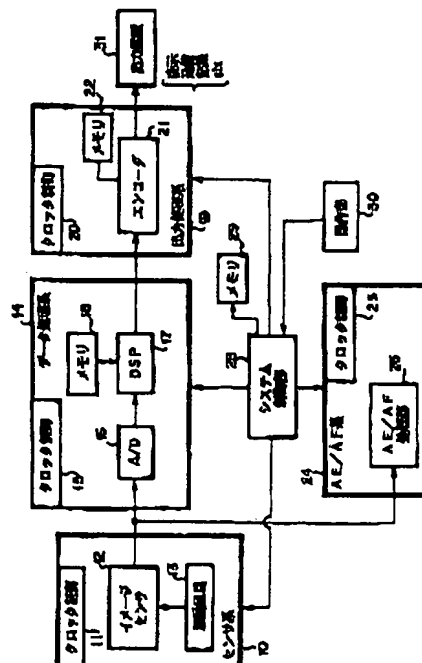
Fターム (参考) 5C022 AB02 AB22 AB67 AC42 AC88

(54) 【発明の名称】 固体撮像装置

(57) 【要約】

【課題】 低消費電力化のため、クロック信号の供給、特にクロック周波数に関して、固体撮像装置の各処理部へ供給する際に、更なる技術を提供することを課題とする。

【解決手段】 イメージセンサとその駆動回路から成るセンサ系と、A/D変換部とDSPから成るデータ処理系と、自動露光設定機能(AE)/自動合焦設定機能(AF)の演算処理を行うAE/AF処理系と、各出力装置に合わせてデータのエンコードを行う出力処理系と、前記処理系に対する入力クロック周波数を指定するシステム制御部とから構成される固体撮像装置において、前記システム制御部からの制御信号に基づいて、前記各処理系に対してクロック周波数を変更するクロック制御手段を有することを特徴とする。



(2)

特開2000-186943

1

【特許請求の範囲】

【請求項1】 イメージセンサとその駆動回路から成るセンサ系と、A/D変換部とDSPから成るデータ処理系と、自動露光設定機能(AE)/自動合焦設定機能(AF)の演算処理を行うAE/AF処理系と、各出力装置に合わせてデータのエンコードを行う出力処理系と、前記処理系に対する入力クロック周波数を指定するシステム制御部とから構成される固体撮像装置において、

前記システム制御部からの制御信号に基づいて、前記各処理系に対してクロック周波数を変更するクロック制御手段を有することを特徴とする固体撮像装置。

【請求項2】 前記クロック制御手段の指示により、前記各処理系に対する入力クロックの周波数を複数のクロック周波数から選択して変更する変更手段と、前記各処理系の動作が不要であるか低周波数のクロック周波数による動作で良いかを判断して前記各処理系に対する入力クロックを低く設定する設定手段と、前記各処理系の動作で高速度動作に必要な前記各処理系に対する入力クロックの周波数を高く設定する高速度設定手段を有することを特徴とする請求項1に記載の固体撮像装置。

【請求項3】 前記各処理系への入力クロックの周波数を個別に変更可能なクロックを前記各処理系の各々に設けたことを特徴とする請求項1に記載の固体撮像装置。

【請求項4】 前記クロック制御信号に基づいて、各処理系毎にクロック周波数を制御する手段を有することを特徴とする請求項1に記載の固体撮像装置。

【請求項5】 前記各処理系とそれらの制御部を含む回路が、1チップLSI内に形成されていることを特徴とする請求項1に記載の固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、固体撮像装置に関し、低消費電力化を可能とする固体撮像装置に関する。

【0002】

【従来の技術】従来、固体撮像装置はその操作部に電源オン/オフするスイッチを設けて、低消費電力のため、または搭載したバッテリーの長期間動作のため、こまめに電源スイッチを操作していた。

【0003】この固体撮像装置内には、対象画像を撮影するイメージセンサ部と、撮像信号処理部と、自動露光設定機能(AE)/自動合焦設定機能(AF)の演算処理を行うAE/AF処理系と、出力処理部とを備えており、近年の半導体技術の進展により、各部の動作に同期を取って時間的なロスを除去するために、各部へクロック信号を供給することが常識化している。

【0004】ここで、クロック信号の供給をストップすると、各部の動作がストップし、各部のフローティング電流だけとなるので、トータル電流は低減される。低消費電力化のためには、このようにクロック信号の供給を

2

ストップすればよい。このような従来例1として、特開平9-55890号公報に、「固体撮像装置」として、映像信号有効期間以外の期間にセンサ走査回路の駆動クロック群を停止して、低消費電力を図る例が示されている。

【0005】また一方、この処理回路の低消費電力化のため、クロック周波数を変化することも知られており、このクロック周波数に比例して消費電力が増加することが知られている。このような従来例2として、特開平9-236843号公報に、「固体撮像装置」として、光量に応じて昇圧する電子シャッタパルス数を削減して、消費電力を節減することが開示されている。

【0006】また、他の従来例として、特開平5-54855号公報には、機能ブロックに対して、それぞれ独立して所定のクロックを選択して供給することが開示され、特開平5-252417号公報には、ブランキング信号により、ブランキング期間と有効映像期間とで、クロック周波数を変えることが開示され、特開平5-252477号公報には、VTRに関し、動作モードに応じて、2種類のクロックを切り換え、且つ、回路を選択的に作動させることが開示され、特開平5-333978号公報には、CPUへのクロック周波数、及び各種デバイスへの供給電圧を一部、又は全部を可変することが開示され、特開平8-178847号公報には、機能ブロックの情報に基づき、複数の周波数のクロックを選択的に供給することが開示され、特開平10-124189号公報には、CPUに連動してI/Oコントローラの動作クロックの周波数を可変制御又は停止することが開示されている。

【0007】また、従来例3として、システム全体として動作周波数の最も処理負荷の低い処理回路の動作周波数に合わせて設定されることも知られている。すなわち、複数の処理回路が装置内に独立して設計されて搭載された各処理回路の場合、その処理回路中のクロック周波数のうち、最低周波数のクロック周波数に合わせて、装置を動作させることで、消費電力を節減することができる。

【0008】

【発明が解決しようとする課題】上記のように、クロック信号に関して、低消費電力化と装置の動作とを勘案して、適切なクロック周波数を設定しているが、上記従来例1、2のように、個別にクロック周波数を制御しても、システム全体としてみると、ある動作モードで機能していない処理系も、常に最大周波数で動作しており、無駄な消費電力を浪費している。また、例えば、センサのクロック周波数を低くして間引き動作を行っていても、その周辺のA/D変換器、DSP(Digital Signal Processor: デジタル信号処理に特化したプロセッサ)などのデータ処理系は高速度動作のままで、無駄な電力を消費していた。

(3)

特開2000-196943

3

【0009】また、従来例3のように、システム全体の動作周波数を低く設定しても、当該回路を使用しない処理を行う場合でも、クロック周波数が低い周波数に限定されてしまい、システム全体の動作性能が低下してしまう。

【0010】本発明は、低消費電力化のため、クロック信号の供給、特にクロック周波数に関して、固体撮像装置の各処理部へ供給する際に、更なる技術を提供することを課題とする。

【0011】

【課題を解決するための手段】本発明は、イメージセンサとその駆動回路から成るセンサ系と、A/D変換部とDSPから成るデータ処理系と、自動露光設定機能(AE)/自動合焦設定機能(AF)の演算処理を行うAE/AF処理系と、各出力装置に合わせてデータのエンコードを行う出力処理系と、前記処理系に対する入力クロック周波数を指定するシステム制御部とから構成される固体撮像装置において、前記システム制御部からの制御信号に基づいて、前記各処理系に対してクロック周波数を変更するクロック制御手段を有することを特徴とする。

【0012】また、上記固体撮像装置において、前記クロック制御手段の指示により、前記各処理系に対する入力クロックの周波数を複数のクロック周波数から選択して変更する変更手段と、前記各処理系の動作が不要であるか低周波数のクロック周波数による動作で良いかを判断して前記各処理系に対する入力クロックを低く設定する設定手段と、前記各処理系の動作で高速度動作に必要な前記各処理系に対する入力クロックの周波数を高く設定する高速度設定手段を有することを特徴とする。

【0013】また、上記固体撮像装置において、前記各処理系への入力クロックの周波数を個別に変更可能なクロックを前記各処理系の各々に設けたことを特徴とする。

【0014】

【発明の実施の形態】本発明による実施形態について、図面を参照しつつ詳細に説明する。

【0015】図1は本発明の一実施形態による固体撮像装置の構成を示すブロック図である。センサ系、AE/AF系、データ処理系、出力系は各々、動作クロックを制御するクロック制御回路を有する。操作部からの信号により装置の動作モードを識別し、システム制御部から指定された処理系のクロック制御回路へクロック制御信号が送られ、入力クロックの周波数を変更する。

【0016】このように、本発明では各処理系への入力クロック周波数を、クロック制御回路を制御する命令を実行することにより個別に変更することができることを特徴とする。

【0017】図1は本発明の一実施形態による固体撮像装置の構成を示すブロック図である。本固体撮像装置

4

は、イメージセンサ12とその駆動回路13から成るセンサ系10で1つの独立したクロック制御部11を有する。また、イメージセンサ12からの撮像データ信号をA/D変換部16でA/D変換し、メモリ18にデータを格納しつつ演算処理を行うDSP部17とで成るデータ処理系14で1つのクロック制御部15を有する。次にそのデータ処理系14からの撮像データを表示や通信、記録するために出力装置に依じたデータ構造に変換するため複数のメモリ22を備えてエンコード21でエンコードする処理を行う出力処理系19で、1つのクロック制御部20を具備している。

【0018】さらに、AE/AF処理部28により撮影時のAE/AF条件を算出するための処理を行うAE/AF処理系24で1つのクロック制御部25を備えている。そして、装置の操作部30からの信号によって動作モードが識別され、メモリ29を含むシステム制御部28によって、各処理系のクロック制御部への制御信号を供給し且つ制御信号の変更のタイミングを決める処理を行う。

【0019】また、本固体撮像装置が出力する出力装置には、液晶表示パネルやCRTパネル、電子放出素子を有する自発光パネル、PDP等の表示装置や、紙に印刷するプリンタ、インターネットや無線による通信装置、フロッピーディスクやCD-RAM等の記録媒体に格納する記録ドライバ等が該当する。これらの出力装置にはそれぞれデータフォーマットが規定されており、エンコード21により各フォーマットに応じたデータ構成にエンコードして出力する。

【0020】図2はクロック制御回路の1つの実施形態である。本実施形態では、制御信号によって、各処理系のクロック制御部による入力クロックを複数種類に間引き(分周)する。各処理系の必要稼働率に応じて、前記入力クロック周波数を選択してやればよい。例えば、処理系の稼働率が最高の50%でよいならば、最大入力クロック周波数を1/2間引きしたものをを入力する。稼働率がさらに低くて最高の25%でよいならば、前記クロックからさらに1/2間引きしたものをを入力する。このようにクロック周波数を低くすることで、消費電力を低減できる。また、クロック周波数を変更するには、ここで述べた方法以外にも、周波数の異なる複数のクロック発生器を各処理系毎に用意し、クロック制御信号によりこれらから入力クロック周波数を選択する図2(b')のように基本クロックのデューティ比を変えるなどの方法を用いることもできる。この場合、システム制御部28でクロック信号を発生して、各処理系に共通のクロック信号を供給すると共に、クロック制御信号を出力する。

【0021】図3に、クロック制御回路の他の実施形態を示す。本実施形態では、周波数の異なる複数のクロック発生器が各処理系の入力クロック端子へ結合され、ク

(4)

特開2000-186943

5

ロック制御信号線を介した命令によってクロック制御部内の選択切り替え可能なスイッチに相互に接続されている。命令によりこれらの接続関係を切替えることにより、各処理系の入力クロック周波数を変更することが可能になる。

【0022】図において、システム制御部28内か又は別途図1に不図示のブロックにクロック発生器39を備えておき、システム制御部28からのクロック制御信号に従って、例えば100%のクロック発生器33及び、50%のクロック発生器32、25%のクロック発生器31からの各種クロック信号を、選択スイッチ34で選択し、各処理系の入力クロック端子35～38に出力する。

【0023】図4に、撮像装置の動作モードと各処理系の稼働状態の關係の一例を示す。ここでの稼働状態は、最大動作周波数での動作を100%とした時の比率を示している。例えば稼働率50%というのは、該処理系の入力クロックを最大動作周波数の1/2と設定した時の稼働状態である。

【0024】具体的に動作状況を説明する。図4に示すように、例えば撮像装置のシャッターボタンが半押し状態の時、操作部30からの信号により、システム制御部28は①AE/AF計算モードと識別し、AE/AF系は100%稼働、センサ部は間引き動作でも十分なのでセンサ系は50%稼働となるようにクロック制御する。この時、データ処理系14と出力処理系19はほとんど使用しないので、25%あるいはそれ以下の稼働でもかまわない。

【0025】次にシャッターボタンを全押し状態にすると、操作部30からの信号によりシステム制御部28は②撮影モードと識別し、センサ系10とデータ処理系14は100%稼働となるようにクロック制御する。この時AE/AF系24と出力処理系19はほとんど使用しないので25%あるいはそれ以下の稼働率となるようにクロック制御する。

【0026】さらに、その撮像データを通信あるいは記録などのボタンにより動作モードを選択することで、システム制御部28は③データ出力モードと識別し、出力処理系19は100%稼働、一部データ処理系14が稼働するとして50%あるいはそれ以下の稼働率となるようにクロック制御する。この時AE/AF系24とセンサ系10はほとんど使用しないので25%あるいはそれ以下の稼働率となるようにクロック制御する。

【0027】このように、動作モードに応じて負荷のかかる処理系の入力クロックを高く、使用していないあるいは負荷の軽い処理系の入力クロックを低くなるように各々最適な周波数に設定することで、消費電力を削減することができる。また、電源をオン/オフ制御して省電力を図る技術に比べて、使用していない処理系も低速で動作しているため、待機時から起動時への移行時間も短

6

くてすみ、各処理系間の動作タイミングの整合性も問題ない。

【0028】また、省電力及び低消費電力のため、クロック制御と共に、電源オン/オフをも共用することにより更なる効果を得ることができる。すなわち、クロック制御に関しては、システム制御部28の制御信号により即座に動作を開始し、変更、停止を行うことができる。一方、電源オン/オフに関しては、低消費電力の効果は高いが、制御スイッチをMOSFET等の電子制御で高速に動作させるけれども、電源ラインのオン/オフには時間を要するので、クロック制御によるクロック供給を25%以下とする場合には電源をオフすることとする。また、AE/AF計算モード時には、先ずAE/AF部24とセンサ系10の電源をオンとし、電源ラインが安定するや否やAE/AF部24に100%クロックを供給するとともにセンサ系10に50%クロックを供給して、AE/AF部24による露光時間やレンズ位置設定を実行する。このようにして、低消費電力と共に、クロック供給と共に即座の動作開始がスタートする。

【0029】

【発明の効果】本発明によれば、複数の処理系を含む固体撮像装置の動作に必要な処理系の動作クロック周波数をクロック制御命令によって変更して低いクロック周波数を設定することにより、消費電力を削減することができる。

【0030】また、固体撮像装置内のクロック制御手段において、各処理系への入力クロック周波数を個別に変更可能なクロックを各処理系の各々に設けることにより、各処理系の動作に最適なクロックを設定することができる。

【0031】また、前記クロック制御手段において、クロック制御信号に基づいて各処理系毎にクロック周波数を制御する手段を有することにより、異なる周波数の複数のクロック発生器をシステム全体で1通りに共通化できる。

【0032】また、前記各処理系とそれらの制御部を含む回路を1チップLSI内に形成することにより、固体撮像装置の小型軽量化、省電力化を図ることができる。

【図面の簡単な説明】

【図1】本発明の実施形態によるシステムブロック図である。

【図2】本発明の実施形態による動作モードの状態図である。

【図3】本発明の実施形態による動作クロック制御回路の概念図である。

【図4】本発明の実施形態による動作稼働図である。

【符号の説明】

10 センサ系

11 センサ系のクロック制御部

12 イメージセンサ

(5)

特開2000-196943

7

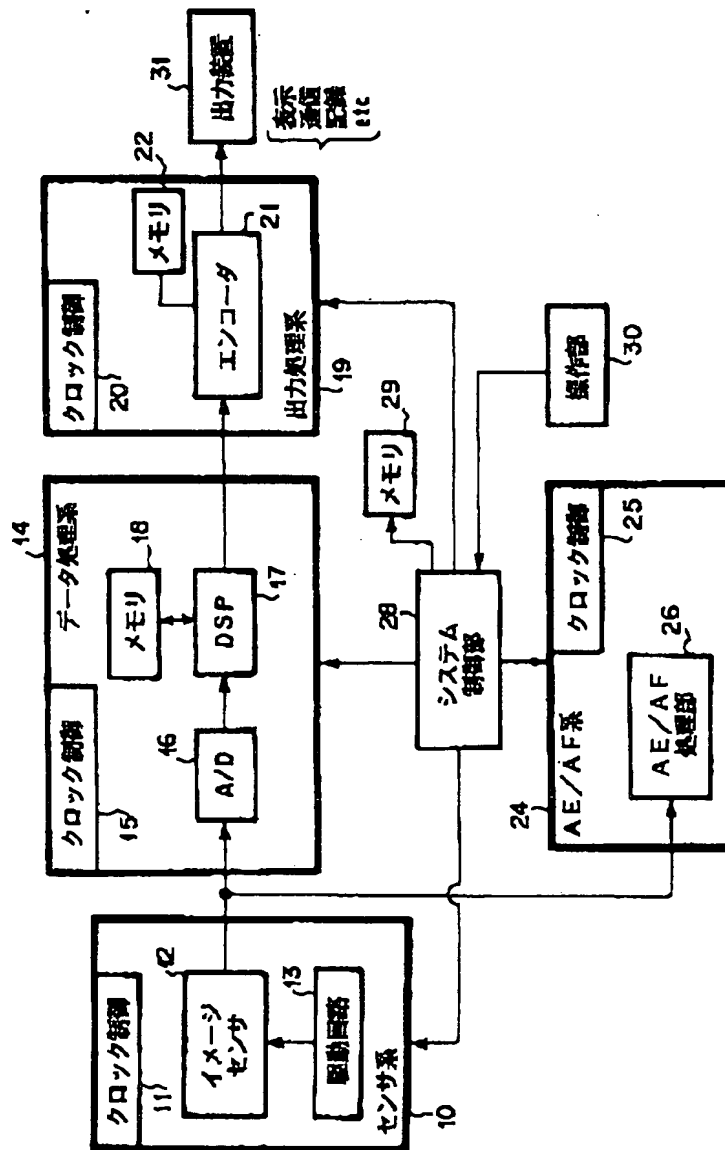
8

- 13 駆動回路
- 14 データ処理系
- 15 データ処理系のクロック制御部
- 16 A/D変換部
- 17 DSP
- 18 メモリ
- 19 出力処理系
- 20 出力処理系のクロック制御部
- 21 エンコーダ

- * 22 メモリ
- 24 AE/AF系
- 25 AE/AF系のクロック制御部
- 26 AE/AF処理系
- 28 システム制御系
- 29 メモリ
- 30 操作部
- 31 出力装置

*

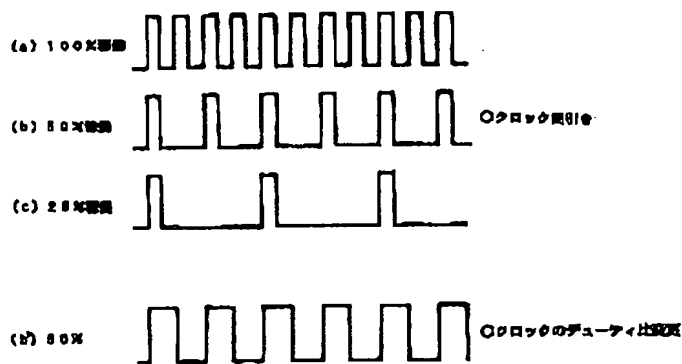
【図1】



(6)

特開2000-196943

【図2】



【図4】

動作モード	AE/AF系	センサ系	データ処理系	出力系
① AE/AF動作時	100%	50%	25%	25%
② 動作時	25%	100%	100%	25%
③ データ出力時	25%	25%	50%	100%

【図3】

